

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-261643
 (43)Date of publication of application : 13.09.2002

(51)Int.CI. H04B 1/38
 H05K 3/46

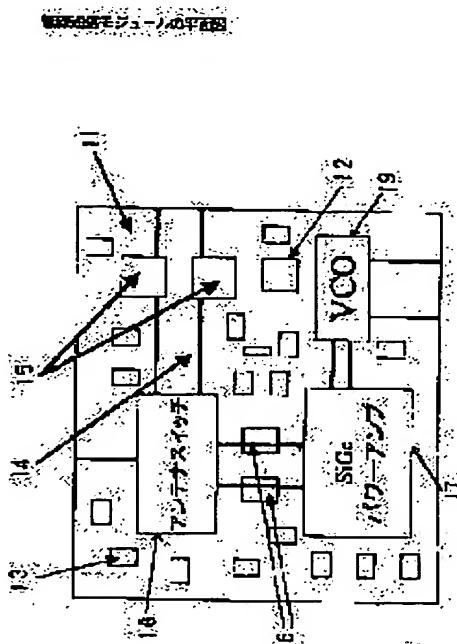
(21)Application number : 2001-053916 (71)Applicant : TDK CORP
 (22)Date of filing : 28.02.2001 (72)Inventor : ITAKURA MASAMI
 AJIOKA ATSUSHI
 HARA MASAKI
 GOSHO KUNIO

(54) RADIO COMMUNICATION MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To implement a radio communication module which has become small in size and low-profile by cutting down the mounting area and height of the substrate, and also has become low-loss and low power by reducing the wire inductance and the alternative wiring.

SOLUTION: Semiconductor chips for high frequency use are mounted with flip chip assembly technique on a thick film multilayer substrate 11 incorporating a passive element. In this case, an active element 12 and a passive element 13, as high-frequency parts, are connected through a bump on the thick film multilayer substrate 11. The high-frequency parts include a SiGe power amplifier 17, an antenna switch 18, SAW filters 15, couplers 16, a VCO 19, SiGeLNA, a PIN diode, and a dielectric filter, etc., that were given a protection treatment on the chip surface in advance.



LEGAL STATUS

[Date of request for examination] 11.09.2003
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-261643

(P2002-261643A)

(43)公開日 平成14年9月13日 (2002.9.13)

(51) Int.Cl.⁷

H 04 B 1/38
H 05 K 3/46

識別記号

F I

H 04 B 1/38
H 05 K 3/46

マーク*(参考)

5 E 3 4 6
Q 5 K 0 1 1

審査請求 未請求 請求項の数4 OL (全 6 頁)

(21)出願番号 特願2001-53916 (P2001-53916)

(22)出願日 平成13年2月28日 (2001.2.28)

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 板倉 正己

東京都中央区日本橋一丁目13番1号 ティ
一ディーケイ株式会社内

(72)発明者 味岡 厚

東京都中央区日本橋一丁目13番1号 ティ
一ディーケイ株式会社内

(74)代理人 100096530

弁理士 今村 辰夫 (外2名)

最終頁に続く

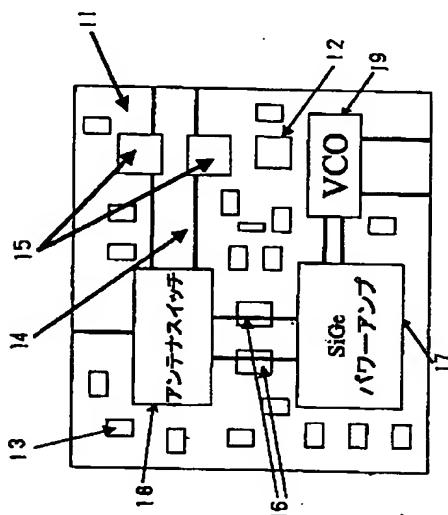
(54)【発明の名称】 無線通信モジュール

(57)【要約】

【課題】本発明は無線通信モジュールに関し、基板表面の実装面積及び実装高さを減らし、小型化、低背化を図り、ワイヤのインダクタンス分や迂回配線の削減で低損失、低消費電力の無線通信モジュールを実現する。

【解決手段】受動素子を内蔵した厚膜多層基板11上に、高周波用半導体チップをフリップチップ実装する。この場合、厚膜多層基板11上には、高周波部品として能動素子12や受動素子13がバンプにより接続されている。また、前記高周波部品は、予め、チップ表面に保護処理を施したSiGeパワーアンプ17、アンテナスイッチ18、SAWフィルタ15、カプラ16、VCO19、SiGeLNA、PINダイオード、誘電体フィルタ等で構成する。

無線通信モジュールの平面図



【特許請求の範囲】

【請求項1】受動素子を内蔵した厚膜多層基板上に、高周波用半導体チップをフリップチップ実装したことを特徴とする無線通信モジュール。

【請求項2】前記厚膜多層基板上に凹部を形成し、該凹部に前記高周波用半導体チップを実装したことを特徴とする請求項1記載の無線通信モジュール。

【請求項3】前記厚膜多層基板上のフリップチップ表面に保護処理を施すことにより、前記厚膜多層基板に実装後のアンダーフィル処理を無くしたことを特徴とする請求項1記載の無線通信モジュール。

【請求項4】前記厚膜多層基板に内蔵した受動素子は、インダクタ、コンデンサ、抵抗のいずれかであることを特徴とする請求項1記載の無線通信モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯電話機、PHS電話機（簡易型携帯電話機）、携帯情報端末を含む無線通信装置等に利用される無線通信モジュールに関する。

【0002】

【従来の技術】以下、従来例について説明する。

【0003】(1)：用語の定義

本明細書で使用する用語の定義は次の通りである。

【0004】①：VCO（Voltage-Controlled Oscillator）は電圧制御発振器のことである。

【0005】②：RF（Radio Frequency）は高周波のことであり、「RF回路部」は高周波回路部のことである。

【0006】③：LTCC（Low Temperature Cofired Ceramics）は低温焼成セラミックスのことである。

【0007】④：PA（Power Amplifier）はパワーアンプ（電力増幅器）のことである。

【0008】⑤：LNA（Low Noise Amplifier）は低雑音増幅器（ローノイズアンプ）のことである。

【0009】⑥：フリップチップ実装とは、LSIチップのパッド部に半田ボールを形成し、セラミック基板又は他のプリント基板等の上に形成した回路を下向にして（フェースダウン）半田付けする実装方式を言う。

【0010】⑦：無線通信装置は、携帯電話機、PHS電話機、携帯情報端末等を含む装置のことである。

【0011】(2)：従来例1、2の説明

従来例1の説明図を図4に示し、従来例2の説明図を図5に示す。従来、各種無線通信装置の高周波回路部を構成する高周波用モジュールとして、図4、図5に示したようなものが知られていた。

【0012】この無線通信モジュールは、図4に示すようにパッケージで保護された高周波半導体素子2を、受動素子を内蔵した多層基板1上に実装する場合と、高周波用半導体素子のペアチップをセラミック多層基板に実

装し、かつ、セラミック多層基板上のパッドにワイヤボンディングされているのが一般的であった。

【0013】ところが、図4において、aの部分ではパッケージの部分の面積が大きくなってしまい実装面積を制約している。bの部分では半導体素子の下部に配線を引き回せないので、迂回配線か、内層へ一旦落として繋げなければならない。cの部分ではパッケージ面積が大きく、表面に他の素子を置くスペースが少なくなってしまう。dの部分ではチップ下部には配線を引くことができない。

【0014】また、図5のように、多層基板1にはペアチップ6が実装され、ワイヤボンディング用パッド5を利用してペアチップ6のワイヤボンディング処理が行われている。この場合、多層基板1と、パンプの酸化を防ぐためアンダーフィル処理（樹脂等で封止する処理）を行っていた。

【0015】ところが、図5において、eの部分ではアンダーフィルがチップの外側まではみ出してしまう。fの部分ではワイヤのインダクタンス分が高周波特性に影響を与える。gの部分ではチップ下部には配線を引くことができない。

【0016】

【発明が解決しようとする課題】前記のような従来のものにおいては、次のような課題があった。

【0017】(1)：パッケージの大きさに応じて、表面及び内層に実装できる能動素子、或いは受動素子の数が制約され、無線通信モジュールの小型化の妨げとなっていた。

【0018】(2)：パッケージングされた半導体素子は、ピン配置がパッケージの外周に固定されているため、特に、無線通信モジュールのような配線損失を極力低減しなければならないにも関わらず、迂回して配線するような制約があり、その配線分だけ基板面積が大きくなってしまうこともあった。

【0019】(3)：ワイヤボンディングのワイヤを接続するパッドを設けるスペースが基板上に必要となり、実装密度の向上の妨げとなっていた。また、ワイヤ分のインダクタンスが高周波特性に影響を与えていた。

【0020】(4)：アンダーフィル用の樹脂がフリップチップからはみ出してしまう分、フリップチップ部分の実装面積が大きくなってしまうことも実装密度の向上に影響を与えていた。

【0021】本発明は、このような従来の課題を解決し、無線通信モジュールにおける高周波半導体素子のパッケージ分の大きさやワイヤボンディングに必要となるパッドの面積を削減し、かつ表面に保護処理を施した高周波半導体素子をパンプ接続によって実装することで、基板表面の実装面積及び実装高さを減らし、小型化、低背化を図り、ワイヤのインダクタンス分や迂回配線の削減で低損失、低消費電力の無線通信モジュールを実現で

きるようにすることを目的とする。

【0022】

【課題を解決するための手段】本発明は前記の目的を達成するため、無線通信モジュールにおいて、受動素子を内蔵した厚膜多層基板上に、高周波用半導体チップをフリップチップ実装したことを特徴とする。

【0023】また、前記無線通信モジュールにおいて、厚膜多層基板上に凹部を形成し、該凹部に高周波用半導体チップを実装したことを特徴とする。また、前記無線通信モジュールにおいて、厚膜多層基板上のフリップチップ表面に保護処理を施すことにより、厚膜多層基板に実装後のアンダーフィル処理を無くしたことを特徴とする。また、前記無線通信モジュールにおいて、厚膜多層基板に内蔵した受動素子は、インダクタ、コンデンサ、抵抗のいずれかであることを特徴とする。

【0024】(作用)前記構成によれば、バンプ形成された高周波用半導体チップをフリップチップ実装したので、半導体素子自体のサイズを小さくでき、かつ、実装密度を向上させ、無線通信モジュール全体を小型化できる。また、厚膜多層基板上に凹部を形成し、該凹部に高周波用半導体チップが実装されているので、無線通信モジュールの小型化、低背化を図ることができる。

【0025】更に、無線通信モジュールにおける高周波半導体素子のパッケージ分の大きさやワイヤボンディングに必要となるパッドの面積を削減し、かつ表面に保護処理を施した高周波半導体素子をバンプ接続によって実装することで、基板表面の実装面積及び実装高さを減らし、小型化、低背化を図り、ワイヤのインダクタンス分や迂回配線の削減で低損失、低消費電力のモジュールを実現できる。

【0026】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0027】(1) : 概要の説明

本実施の形態では、厚膜多層基板（例えば、LTCC基板）を使用し、該厚膜多層基板表面にフリップチップ形状の高周波用半導体素子を実装する。そして、前記厚膜多層基板の内部にはインダクタ、コンデンサ、抵抗、伝送線路等の受動素子を形成（内蔵）し、高周波用半導体素子下部のバンプはモジュール内部の配線をなるべく最短距離になるように考慮したピン配置にする。

【0028】また、フリップチップには、予め、例えば酸化などから表面を保護する保護処理を施し、従来、保護用に用いられてきたアンダーフィル処理でチップからはみ出ている保護用樹脂の面積を減らす。

【0029】(2) : 無線通信モジュールの説明

無線通信モジュールの平面図を図1に示す。また、無線通信モジュールの側面図を図2に示す。

【0030】この例は、前記受動素子を内蔵した厚膜多層基板11（例えば、LTCC基板）上に、高周波用半

導体チップをフリップチップ実装した例である。図1、2に示したように厚膜多層基板11上には、高周波部品として能動素子12や受動素子13がバンプ（例えば、半田バンプ）により接続されている。

【0031】ここで高周波部品は、図1に示したように、例えば、SiGeプロセスで作られ、予め、チップ表面に保護処理を施したSiGeパワーアンプ17、アンテナスイッチ18、SAWフィルタ15、カプラ16、VCO19、SiGeLNA、PINダイオード、誘電体フィルタ等である。

【0032】また、図2に示したように厚膜多層基板11の内部には、各高周波部品間の整合、調整のための受動素子13や伝送線路14等を内蔵すると共に、厚膜多層基板11の上面には、図1に示したような素子23やフリップチップ24等を実装する。また、厚膜多層基板11上の素子や配線等と、前記内蔵した素子やバターン等の間の電気的接続をピア21により実現している。

【0033】なお、フリップチップ24は表面に保護処理を施したものであり、素子23は表面上の素子（図1参照）を示す。また、図2のhで示す部分にはチップの下部にも配線を引くことができるようになっている。

【0034】(3) : 他の例の説明

無線通信モジュールの他の例の側面図を図3に示す。この例は、前記厚膜多層基板11上に凹部28を形成し、該凹部28に高周波用半導体チップ29を実装した例である。

【0035】更に具体的には、多数の誘電体層27を積層した厚膜多層基板11の上面に凹部28を形成し、その凹部28内に高周波用半導体チップ29を入れて実装する。そして、ピア21により前記高周波用半導体チップ29と厚膜多層基板11の内部或いは裏面側への電気的な接続を行う。

【0036】

【発明の効果】以上説明したように、本発明によれば次のような効果がある。

【0037】(1) : バンプ形成された高周波用半導体チップをフリップチップ実装したことにより、半導体素子自体のサイズを小さくでき、かつ、実装密度を向上させ、無線通信モジュール全体を小型化できる。

【0038】(2) : 厚膜多層基板上に凹部を形成し、該凹部に高周波用半導体チップが実装されているので、無線通信モジュールの小型化、低背化を図ることができる。

【0039】(3) : 高周波用半導体素子下部のバンプを無線通信モジュール内部の配線を最短距離になるように考慮したピン配置にし、迂回配線を削減したことにより、高効率、低消費電力の無線通信モジュールが実現できる。

【0040】(4) : 高周波用半導体チップをフリップチップ実装することにより、従来のワイヤボンディングに

よりインダクタンス分を減らすことができ、高周波特性が向上する。

【0041】(5)：予め、表面に保護処理を施したフリップチップを実装することにより、アンダーフィル分の重さ、アンダーフィルを施す面積（樹脂がフリップチップからはみ出てしまう分の面積）の削減で、無線通信モジュール全体での小型化、低重量化が達成できる。

【図面の簡単な説明】

【図1】本発明の実施の形態における無線通信モジュールの平面図である。

【図2】本発明の実施の形態における無線通信モジュールの側面図である。

【図3】本発明の実施の形態における無線通信モジュールの他の例の側面図である。

【図4】従来例1の説明図である。

【図5】従来例2の説明図である。

【符号の説明】

1 多層基板

2 高周波用半導体素子

*5 ワイヤボンディング用パッド

6 ベアチップ

11 厚膜多層基板

12 能動素子

13 受動素子

14 伝送線路

15 SAWフィルタ

16 カプラ

17 SiGeパワーアンプ

10 18 アンテナスイッチ

19 VCO

21 ピア

22 パッド

23 素子

24 フリップチップ

27 誘電体層

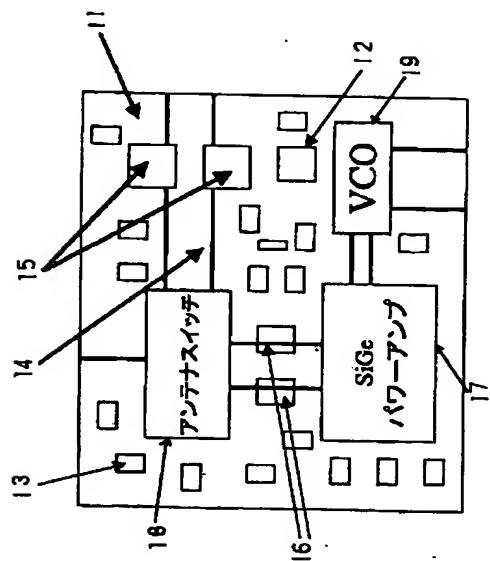
28 凹部

29 高周波用半導体チップ

*

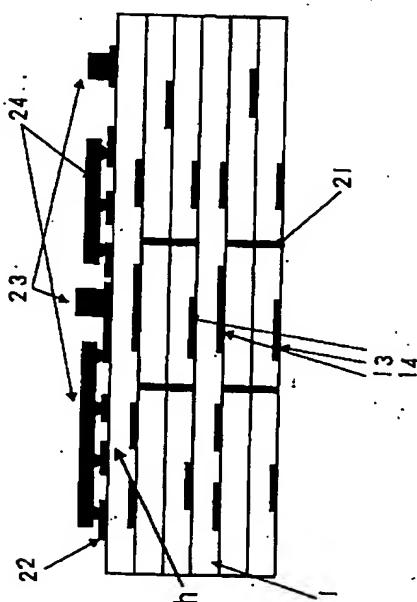
【図1】

無線通信モジュールの平面図



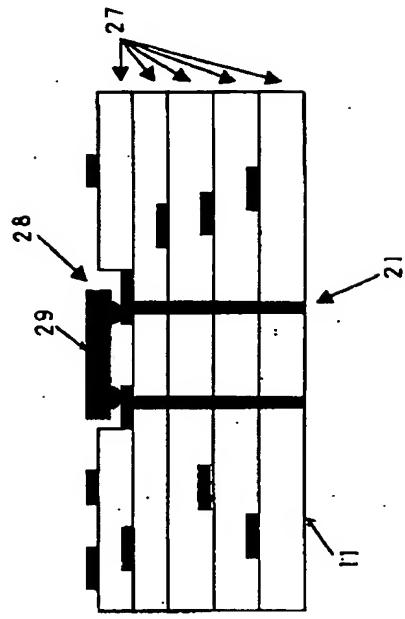
【図2】

無線通信モジュールの側面図



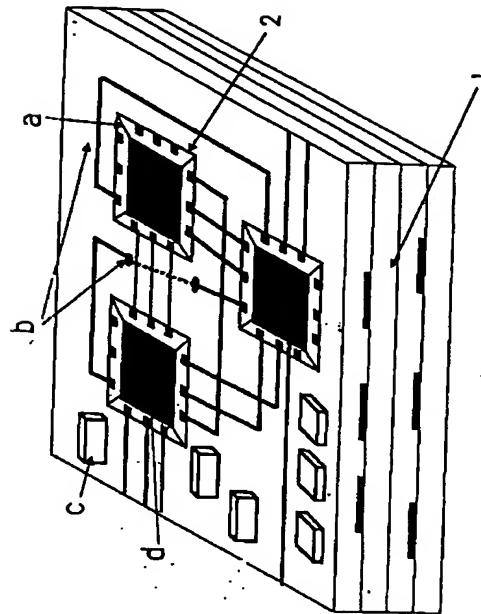
【図3】

無線通信モジュールの構造の側面図



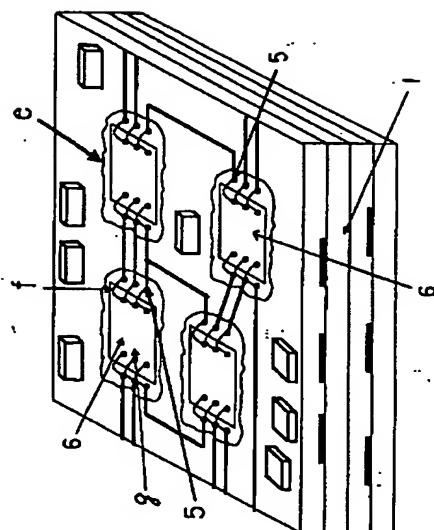
【図4】

從来例1の構造図



【図5】

説明書2の図



フロントページの続き

(72)発明者 原 真佐樹
 東京都中央区日本橋一丁目13番1号 ティ
 ーディーケイ株式会社内
 (72)発明者 五所 邦仁男
 東京都中央区日本橋一丁目13番1号 ティ
 ーディーケイ株式会社内

F ターム(参考) 5E346 AA02 AA12 AA15 AA22 AA32
 AA43 AA51 BB20 EE32 FF45
 CG06 CG07 HH22 HH24
 5K011 AA16 DA12 DA21 DA27 JA01
 KA03 KA18